

**This Page Is Inserted by IFW Operations  
and is not a part of the Official Record**

## **BEST AVAILABLE IMAGES**

**Defective images within this document are accurate representations of the original documents submitted by the applicant.**

**Defects in the images may include (but are not limited to):**

- **BLACK BORDERS**
- **TEXT CUT OFF AT TOP, BOTTOM OR SIDES**
- **FADED TEXT**
- **ILLEGIBLE TEXT**
- **SKEWED/SLANTED IMAGES**
- **COLORED PHOTOS**
- **BLACK OR VERY BLACK AND WHITE DARK PHOTOS**
- **GRAY SCALE DOCUMENTS**

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

## SEMICONDUCTOR TESTING APPARATUS AND METHOD

Patent Number: JP10242225  
 Publication date: 1998-09-11  
 Inventor(s): KOBAYASHI TAKESHI  
 Applicant(s):: NEC YAMAGATA LTD  
 Requested Patent: ☐ JP10242225  
 Application Number: JP19970040710 19970225  
 Priority Number(s):  
 IPC Classification: H01L21/66 ; G01R31/317  
 EC Classification:  
 Equivalents: JP2978812B2

### Abstract

**PROBLEM TO BE SOLVED:** To eliminate the yield lowering factors due to abnormal operations such as oscillation by providing for a test processor a data judging unit which judges the value of a process capability factor against a predetermined criterion and outputs a test control signal for controlling the execution and stop of tests in response to the judgment result.

**SOLUTION:** An arbitrary chip for repetitive measurements is selected from a wafer 5 for confirming the normal operation of the testing apparatus and coordinates are inputted. A data judging unit 14 compares a process capability factor Cp including process data DP with a predetermined value to determine which is larger between them. If the Cp is layer, the variation of measured values is small enough and samples are judged to be normally measured, without being influenced by abnormal operations such as oscillation. If the computed Cp is smaller than the predetermined value of judgment, an abnormal measurement due to the abnormal operations is suspected and the judging unit 14 provides a control signal ST for stopping the measuring work.

Data supplied from the esp@cenet database - I2

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平10-242225

(43)公開日 平成10年(1998) 9月11日

(51)Int.Cl.<sup>6</sup>

識別記号

F 1

H 0 1 L 21/66

H 0 1 L 21/66

B

G 0 1 R 31/317

G 0 1 R 31/28

A

審査請求 有 請求項の数 4 O L (全 6 頁)

(21)出願番号 特願平9-40710

(22)出願日 平成9年(1997) 2月25日

(71)出願人 390001915

山形日本電気株式会社

山形県山形市北町4丁目12番12号

(72)発明者 小林 武

山形県山形市北町四丁目12番12号 山形日

本電気株式会社内

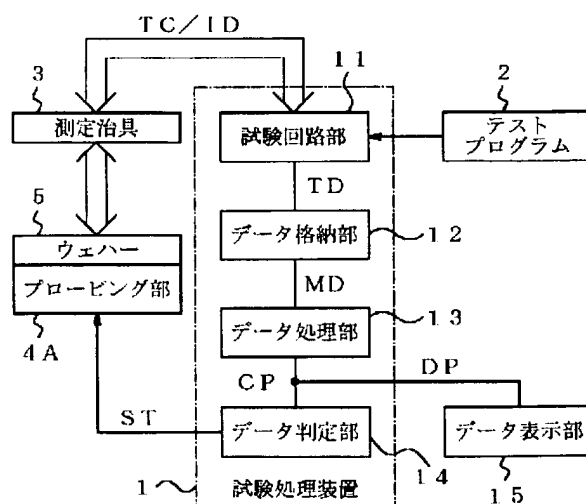
(74)代理人 弁理士 京本 直樹 (外2名)

(54)【発明の名称】 半導体試験装置及びその試験方法

(57)【要約】

【課題】試験装置や測定治具の発振等の異常動作に起因する歩留まり低下要因を除去する。

【解決手段】試験処理装置1 Aが、工程能力指数C Pの予め定めた判定値に対する大小の判定を実施し判定結果に応答して試験の実行停止を制御する試験制御信号S Tを出力するデータ判定部1 4を備える。



**【特許請求の範囲】**

【請求項1】 被試験半導体ウェハを載置し所定の試験接続を行うプロービング部を用いて連続する製造ロットの被試験半導体ウェハ上のチップを順次接続して予め設定した試験条件を記述したテストプログラムにしたがい電気的特性を測定し測定データを収集する試験回路部と前記測定データを格納するデータ格納部と格納した前記測定データについて所定の統計的演算を行い製造ラインの品質管理上の判断基準であり規格幅を標準偏差の6倍で除した値である工程能力指数を含む処理データを出力するデータ処理部を含む試験処理装置を備える半導体試験装置において、  
前記試験処理装置が、前記工程能力指数の予め定めた判定値に対する大小の判定を実施し判定結果に応答して試験の実行停止を制御する試験制御信号を出力するデータ判定部を備えることを特徴とする半導体試験装置。

【請求項2】 前記プロービング部が、前記試験制御信号の供給に応答して測定作業の実行停止を行うことを特徴とする請求項1記載の半導体試験装置。

【請求項3】 被試験半導体ウェハを載置し所定の試験接続を行うプロービング部を用いて連続する製造ロットの被試験半導体ウェハ上のチップを順次接続して予め設定した試験条件を記述したテストプログラムにしたがい電気的特性を測定し測定データを収集する半導体試験方法において、  
前記被試験半導体ウェハ上の任意のチップを被測定チップとして選択するステップと、  
前記被測定チップの反復測定回数を指定するステップと、  
前記被測定チップを前記指定回数試験し測定データを収集するステップと、  
収集した前記測定データについて所定の統計的演算を行い製造ラインの品質管理上の判断基準であり規格幅を標準偏差の6倍で除した値である工程能力指数を算出するステップと、  
前記工程能力指数の予め定めた判定値に対する大小を判定するステップと、  
前記判定結果前記工程能力指数が前記判定値より大きい場合は前記被試験半導体ウェハ全体の試験を実施し、小さい場合は試験を停止するステップとを含む半導体試験方法。

【請求項4】 前記反復測定回数を指定するステップの前に前記被測定チップの良否判定のための測定を実施し良であればこの反復測定回数を指定するステップに進むことを特徴とする請求項3記載の半導体試験方法。

**【発明の詳細な説明】****【0001】**

【発明の属する技術分野】 本発明は半導体試験装置及びその試験方法に関し、特に半導体集積回路等の製造工程における電気特性試験用の半導体試験装置及びその試験

方法に関する。

**【0002】**

【従来の技術】 最近の半導体装置の製造工程における各種試験の増大に伴い、その効率の向上が重要となってきた。また、ロット不良発生時等にその不良原因を直ちに分析し迅速に対策する必要性が大きくなってきている。

【0003】 従来、この種の試験を自動的に実施する半導体試験装置は、この種のロット不良等の品質管理情報を得るため試験結果得られた測定データを統計処理し表示する機能を有していた。

【0004】 特開平3-6037号公報（文献1）あるいは特開平3-185747号公報（文献2）記載の一般的な従来の半導体試験装置をブロックで示す図4を参照すると、この従来の半導体試験装置は、試験装置本体である試験処理装置1と、予め設定した試験条件を記述した磁気記録媒体等の形で供給されるテストプログラム2と、被測定ウェハ5に試験信号TCを供給し対応測定データTDを収集する測定治具3と、ウェハ5をセットするプロービング部4とを備える。

【0005】 試験処理装置1は、テストプログラム2の記述にしたがい被測定ウェハ5に対して測定治具3を介して試験信号TCを供給し対応の測定データTDを収集するCPU及び測定部を含む試験回路部11と、測定データTDを格納し格納データMDを出力する半導体メモリ及び磁気記録媒体等から成るデータ格納部12と、格納データMDについて統計的演算を行い処理データDPを出力するソフトウェアから成るデータ処理部13と、CRTや液晶ディスプレイ等から成り処理データDPを表示するデータ表示部15とを備える。

【0006】 次に、図4及び試験手順をフローチャートで示す図5を参照して、従来の半導体試験装置の動作及びその試験方法について説明すると、まず測定治具3をセットし（ステップS1）、被測定ウェハ5をセットし（ステップS2）、テストプログラム2の読み込みを行い（ステップS3）、次に試験回路部11がテストプログラム2にしたがい試験信号TCを測定治具3を経由してウェハ5に供給して試験を実施する（ステップS11）。この試験結果得られた測定データTDをデータ格納部12に格納する（ステップS12）。この一連の試験及び測定データ格納はウェハ5の全てのチップの測定を完了するまで反復する（ステップS13）。

【0007】 また、データ処理部13は格納データMDを予め設定した規格値に対応して製造ラインの工程能力を含む統計処理し、試験規格に対する格納データMDの特性分布図やロット管理図を作成するための処理データDPを出力する。データ表示部15は処理データDPを任意に表示出来、ロット不良発生時等の不良原因の分析等を行う場合に利用していた。

【0008】 例えば、製造ラインが規格を満足する製品

を出しているかを示す品質管理上の判断基準として次式で示す工程能力指数 $C_p$ がある。

$$C_p = T / (6\sigma_p) \dots \dots \dots (1)$$

一般に規格幅 $T$ は標準偏差 $\sigma$ の8倍以上すなわち(1)式で $C_p \geq 1.33$ であれば工程能力は十分とされている。

【0010】この従来の半導体試験装置による半導体装置の特性試験において、製品のロットや試験装置の個体差により発振等が生じ測定値が不安定になるテスト項目がある。これを事前に検出できないと良品を不良判定し、歩留まりを低下させ、あるいはロット不良として処理することになる。

【0011】従来この種のロット不良を防止するため、ウェハ-5の任意のペレットについてマニュアルチェックを行い、それがパスすれば試験を実施し、不合格であれば試験を中止して原因探求を行っていた。

【0012】

【発明が解決しようとする課題】上述した従来の半導体試験装置及びその試験方法は、試験装置や測定治具の発振等の異常動作に起因して正常な測定値が得られない場合は良品を不良と誤判定し、結果として歩留まり低下要因となるという欠点があった。

【0013】また、上記異常動作を検出するため、被測定ウェハ-5の任意のペレットについてマニュアルチェックを行い、それがパスすれば試験を実施し、不合格であれば試験を中止して原因探求を行っていたので、そのための時間及び工数がかかるという欠点があった。

【0014】本発明の目的は、試験装置や測定治具の発振等の異常動作に起因する歩留まり低下要因を除去した半導体試験装置を提供することにある。

【0015】

【課題を解決するための手段】本発明の半導体試験装置は、被試験半導体ウェハ-5を載置し所定の試験接続を行うプロービング部を用いて連続する製造ロットの被試験半導体ウェハ-5上のチップを順次接続して予め設定した試験条件を記述したテストプログラムにしたがい電気的特性を測定し測定データを収集する試験回路部と前記測定データを格納するデータ格納部と格納した前記測定データについて所定の統計的演算を行い製造ラインの品質管理上の判断基準であり規格幅を標準偏差の6倍で除した値である工程能力指数を含む処理データを出力するデータ処理部を含む試験処理装置を備える半導体試験装置において、前記試験処理装置が、前記工程能力指数の予め定めた判定値に対する大小の判定を実施し判定結果にตอบสนองして試験の実行停止を制御する試験制御信号を出力するデータ判定部を備えて構成されている。

【0016】本発明の半導体試験方法は、被試験半導体ウェハ-5を載置し所定の試験接続を行うプロービング部を用いて連続する製造ロットの被試験半導体ウェハ-5上のチップを順次接続して予め設定した試験条件を記述し

【0009】

たテストプログラムにしたがい電気的特性を測定し測定データを収集する半導体試験方法において、前記被試験半導体ウェハ-5上の任意のチップを被測定チップとして選択するステップと、前記被測定チップの反復測定回数を指定するステップと、前記被測定チップを前記指定回数試験し測定データを収集するステップと、収集した前記測定データについて所定の統計的演算を行い製造ラインの品質管理上の判断基準であり規格幅を標準偏差の6倍で除した値である工程能力指数を算出するステップと、前記工程能力指数の予め定めた判定値に対する大小を判定するステップと、前記判定結果前記工程能力指数が前記判定値より大きい場合は前記被試験半導体ウェハ-5全体の試験を実施し、小さい場合は試験を停止するステップとを含むことを特徴とするものである。

【0017】

【発明の実施の形態】次に、本発明の第1の実施の形態を図4と共通の構成要素には共通の参照文字/数字を付して同様にブロックで示す図1を参照すると、この図に示す本実施の形態の半導体試験装置は、従来と共通のテストプログラム2と、測定治具3と、被測定ウェハ-5とに加えて、従来と共通の試験回路部11とデータ格納部12とデータ処理部13とデータ表示部15とに加えてデータ処理部13が算出した処理データ $DP$ に含む工程能力指数 $C_p$ の設定判定値に対する大小の判定を実施し判定結果にตอบสนองして制御信号 $ST$ を出力するソフトウェア等から成るデータ判定部14をさらに含む試験処理装置1Aと、プロービング部4の代わりに制御信号 $ST$ の供給にตอบสนองして測定作業の実行停止を行うプロービング部4Aとを備える。

【0018】次に、図1及び試験手順をフローチャートで示す図2を参照して本実施の形態の動作及びその試験方法について説明すると、まず、従来と同様に、まず測定治具3をセットし(ステップS1)、ウェハ-5をセットし(ステップS2)、テストプログラム2の読み込みを行う(ステップS3)。

【0019】次に、試験装置の正常動作確認のためウェハ-5の反復測定用の任意のチップを反復測定チップとして選択し(ステップS4)その座標を入力する。また、反復測定回数を例えば100回と指定する(ステップS5)。次に、プロービング部4Aのプローブを上記測定対象チップの座標に移動して測定状態に設定し、試験回路部11はテストプログラム2をスタートし、指定回数100回の反復測定を実施する(ステップS6)。このときの測定データ $TD$ をデータ格納部12に順次格納する(ステップS7)。この反復測定の終了時点で(ステップS8)、データ処理部132はそれぞれの試験項目毎に上述の(1)式で示す工程能力指数 $C_p$ を算

出し（ステップS9）この工程能力指数C<sub>p</sub>を含む処理データDPを出力する。

【0020】次に、データ判定部14は処理データDPを含む工程能力指数C<sub>p</sub>を予め設定した判定値と比較し、その大小関係を判定する（ステップS10）。この判定値としては、上述のようにC<sub>p</sub>が1.33以上のとき工程能力が十分、すなわち、規格幅に対し測定値の分散が十分小さいとされていることより1.33以上例えば2.0に設定する。

【0021】ステップS10の判定結果、算出した工程能力指数C<sub>p</sub>が判定値2.0より大きい場合には測定値の分散が十分に小さい、すなわち、発振等の異常動作の影響を受けずに正常に測定されていると判断できるので、ステップS11に進み、全チップについて従来と同様の試験を実施し、測定データを格納し（ステップS12）、この一連の試験及び測定データ格納をウェハ5の全てのチップの測定を完了するまで反復する（ステップS13）。

【0022】しかし、ステップS10の判定結果、算出した工程能力指数C<sub>p</sub>が判定値2.0より小さい場合には測定値の分散が大きい、すなわち、発振等の異常動作の影響により正常な測定がされていないと判断できるので、ステップS14に進み、データ判定部14は、測定作業を停止させる制御信号STを出力してプロビング部4Aを停止させる。また、同時にアラーム信号を出力して試験作業者に知らせる（ステップS15）。

【0023】通常、半導体ウェハの製造工程は、1ロットが50枚程度の製造ロット単位で製造し、試験もこの製造ロット単位で実施する。したがって、この製造ロットの途中で試験装置や試験環境を変更することは殆どないので、上述の発振等の異常動作の影響も同一製造ロット内では同一と考えられる。そのため、任意に選択する上記反復測定チップによる反復測定の実施頻度は製造ロット単位当たり1チップで十分である。

【0024】次に、本発明の第2の実施の形態を図2と共通の構成要素には共通の参照文字／数字を付して同様にフローチャートで示す図3を参照すると、この図に示す本実施の形態の前述の第1の実施の形態との相違点は、テストプログラムの読み込み（ステップS3）の後に反復測定チップを選択するステップS4の代わりに、

ウェハ5の任意のチップを測定するステップS21と、測定結果の所定規格に対する良否判定を実施するステップS22と、不良の場合は測定作業を中止し、良の場合は上記任意チップを反復測定チップとしてその座標を記憶するステップS23とを含むことである。これにより、反復測定前に反復測定チップが良品であることを確認できる。

【0025】

【発明の効果】以上説明したように、本発明の半導体試験装置及びその試験方法は、試験処理装置が、工程能力指数の設定判定値に対する大小の判定を実施し判定結果に応答して試験の実行停止を制御するデータ判定部を備えるので、試験装置や測定治具の発振等の異常動作に起因する工程能力指数の異常すなわち正常測定不能状態を自動的に検出し、直ちに試験を停止して原因探求可能な状態にできるので、良品を不良と判定することによる歩留り低下要因を除去するとともに、処理時間及び工数を大幅に低減できるという効果がある。

【図面の簡単な説明】

【図1】本発明の半導体試験装置の第1の実施の形態を示すブロック図である。

【図2】本実施の形態の半導体試験方法を示すフローチャートである。

【図3】本発明の半導体試験方法の第2の実施の形態を示すフローチャートである。

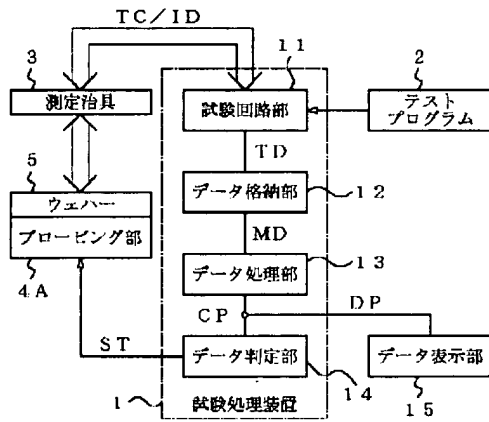
【図4】従来の半導体試験装置の一例を示すブロック図である。

【図5】従来の半導体試験方法を示すフローチャートである。

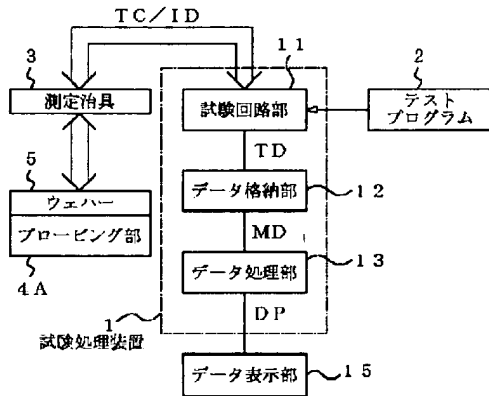
【符号の説明】

- 1、1A 試験処理装置
- 2 テストプログラム
- 3 測定治具
- 4、4A プロビング部
- 5 ウェハ
- 11 試験回路部
- 12 データ格納部
- 13 データ処理部
- 14 データ判定部
- 15 データ表示部

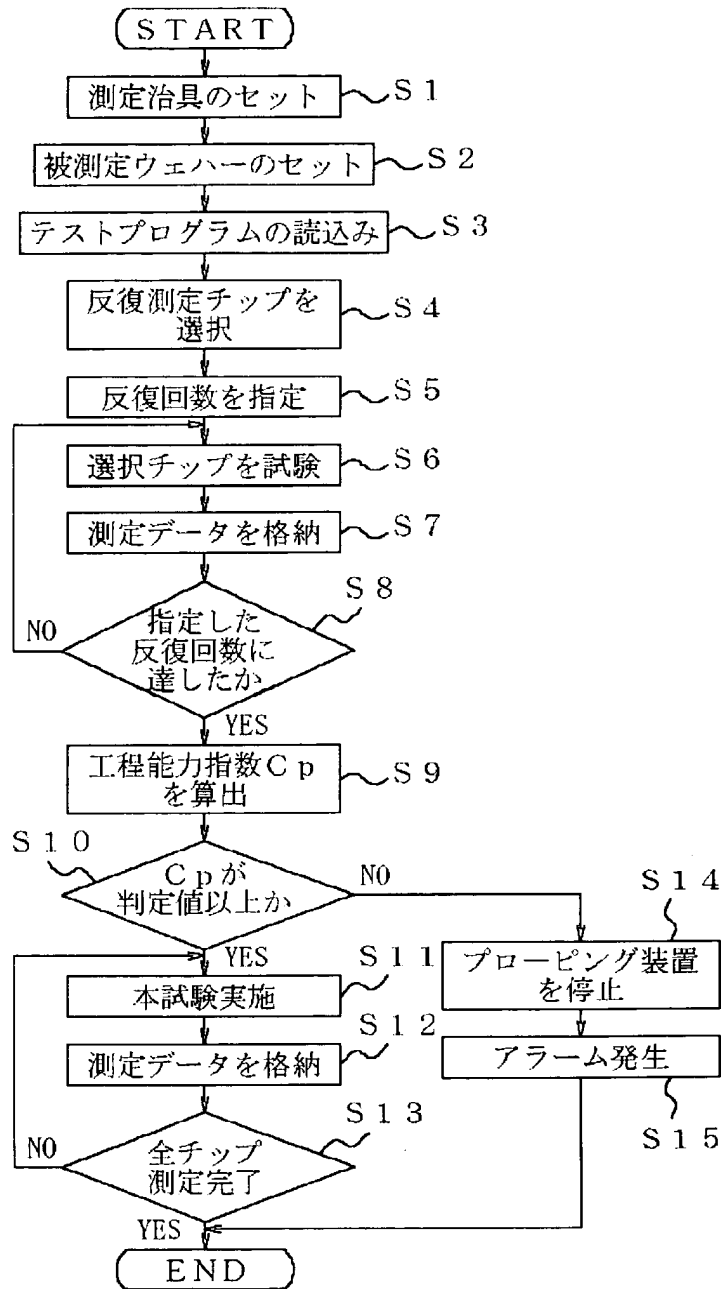
【図1】



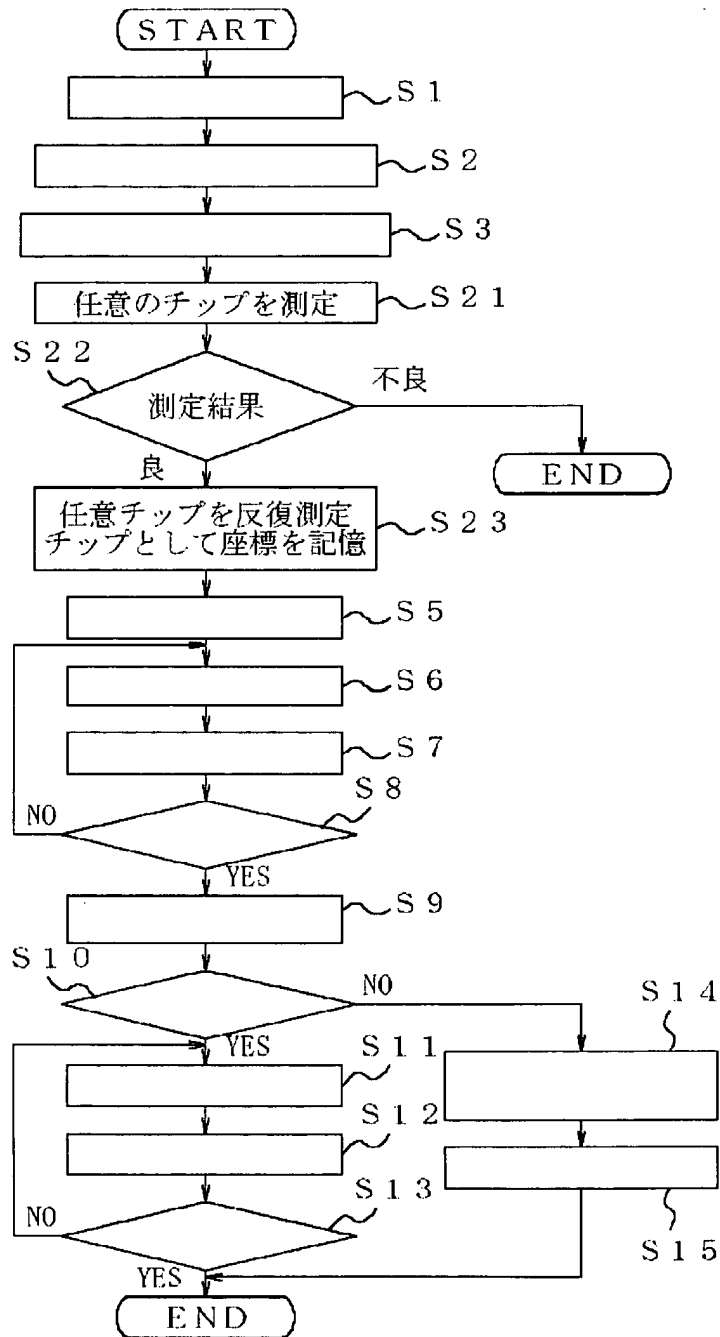
【図4】



【図2】



【図3】



【図5】

